

DIALOG(R) File 347:JAPIO
(c) 2000 JPO & JAPIO. All rts. reserv.

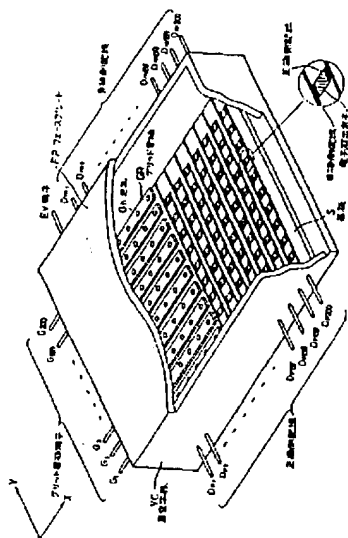
03282051 **Image available**
IMAGE FORMING DEVICE

PUB. NO.: 02-257551 JP 2257551 A]
PUBLISHED: October 18, 1990 (19901018)
INVENTOR(s): SUZUKI HIDETOSHI
 ONO HARUTO
 KANEKO TETSUYA
 NOMURA ICHIRO
 UDA YOSHIMI
 TAKIMOTO KIYOSHI
 TSUKAMOTO TAKEO
APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP
 (Japan)
APPL. NO.: 01-076611 [JP 8976611]
FILED: March 30, 1989 (19890330)
INTL CLASS: [5] H01J-031/15
JAPIO CLASS: 42.3 (ELECTRONICS -- Electron Tubes); 41.3 (MATERIALS --
 Semiconductors); 42.2 (ELECTRONICS -- Solid State Components)
 ; 44.9 (COMMUNICATION -- Other)
JAPIO KEYWORD: R003 (ELECTRON BEAM)
JOURNAL: Section: E, Section No. 1019, Vol. 15, No. 3, Pg. 51, January
 07, 1991 (19910107)

ABSTRACT

PURPOSE: To reduce unevenness of the brightness on an image by furnishing modulating grid electrodes for controlling passage and shutoff of an electron beam emitted from an electron emitting element, changing the area of an opening in each modulating grid electrode, and thereby making uniform the beam current.

CONSTITUTION: Striped grid electrodes GR is furnished in the middle of a base plate S and a face plate FP. Each of these electrodes is provided with an open hole Gh to allow penetration by an electron beam. Therein open holes Gh in the grid electrodes have different opening areas in relationship as $G_{ha} < G_{hb} < G_{hc}$. Usage of these grid electrodes GR shall be such that grid electrodes $G(\text{sub } 1)$ and $G(\text{sub } 200)$ at the two ends have the smallest opening, i.e., (a) the grid electrode $G(\text{sub } 100)$ in the center has the greatest, (c), and ones between the ends and the center have middle opening area, (b).



DIALOG(R)File 351:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

008470604 **Image available**

WPI Acc No: 1990-357604/199048

Picture formation device for uniform beam current - has multi-electron
beam source target and provides modulation grid electrodes with electron
beam through holes NoAbstract Dwg 2/10

Patent Assignee: CANON KK (CANO)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2257551	A	19901018	JP 8976611	A	19890330	199048 B

Priority Applications (No Type Date): JP 8976611 A 19890330

Title Terms: PICTURE; FORMATION; DEVICE; UNIFORM; BEAM; CURRENT; MULTI;
ELECTRON; BEAM; SOURCE; TARGET; MODULATE; GRID; ELECTRODE; ELECTRON; BEAM
; THROUGH; HOLE; NOABSTRACT

Derwent Class: T04; V05; W03

International Patent Class (Additional): H01J-031/15

File Segment: EPI

Manual Codes (EPI/S-X): T04-H03B; V05-D01; W03-A08X

THIS PAGE BLANK (USPTO)

⑫ 公開特許公報 (A) 平2-257551

⑬ Int. Cl. °

H 01 J 31/15

⑭ 公報記号

B

⑮ 庁内登録番号

6722-5C

⑯ 公開 平成2年(1990)10月18日

⑰ 審査請求 未請求 ⑱ 請求項の数 3 (全9頁)

⑲ 発明の名称 ⑳ 図形形成装置

㉑ 特 願 平1-76611

㉒ 出 願 平1(1989)3月30日

㉓ 発 明 者	㉔ 発 明 者	㉕ 発 明 者	㉖ 発 明 者	㉗ 発 明 者	㉘ 発 明 者	㉙ 発 明 者	㉚ 発 明 者	㉛ 出 願 人	㉜ 代 理 人	㉝ 発 明 者	㉞ 発 明 者	㉟ 発 明 者	㊱ 発 明 者	㊲ 発 明 者	㊳ 発 明 者	㊴ 発 明 者	㊵ 発 明 者	㊶ 発 明 者	㊷ 発 明 者	㊸ 発 明 者	㊹ 発 明 者	㊺ 発 明 者	㊻ 発 明 者	㊼ 発 明 者	㊽ 発 明 者	㊾ 発 明 者	㊿ 発 明 者	
小 野	金 子	野 村	宇 田	本	本	本	本	キヤノン株式会社	弁理士 山田 昌雄	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号	東京都大田区下丸子3丁目30番2号
治 人	哲 也	一 郎	芳 巳	清	夫					キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内	キヤノン株式会社内

明 白 口

1. 発明の名称

図形形成装置

2. 特許請求の範囲

(1) 複数の電子放出素子を電気的に並列に配列したマルチ電子ビーム口と、前記電子放出素子から放出される電子ビームの通過と遮断を行うための複数の開口グリッド電極と、電子ビームの照射により開口を形成するためのターゲットとを具し、前記複数の開口グリッド電極には、前記電子放出素子に印加される電圧に応じて、異なる開口電圧を有した電子ビームの通過用の電極が設けられていることを特徴とする図形形成装置。

(2) 前記マルチ電子ビーム口において、並列に配列された電子放出素子列の一端から正電圧を、他端から負電圧を印加し得るよう給電手段が設けられ、かつ、前記開口グリッド電極に設けられている電極の開口面積が電子列の両端の電子に対するものよりも、電子列の中央の電子に対するものの方が大きくなっていることを特徴とする図形形成装置。

のものが大きくなっていることを特徴とする図形形成装置。

(3) 前記マルチ電子ビーム口において、並列に配列された電子放出素子列の一端に前記電子を遮断するための正電圧と負電圧を給電する手段が設けられ、かつ、開口グリッド電極に設けられている電極の開口面積が電子列の両端の電子に対するものよりも、近い電子に対するものの方が大きくなっていることを特徴とする図形形成装置。

3. 発明の脚注を説明

【図面上の利用分限】

本発明は、多数の電子放出素子と前記多数の電子放出素子から放出される電子ビーム束を開口するためのグリッド電極と電子ビームの照射により開口を形成するためのターゲットとを具した開口形成装置に関する。

【従来の技術】

従来、開口を形成して電子の放出が得られる電子として、例えば、エム アイ エリソン (U.S.

Ellinson)等によって発表された冷陰極素子が知られている。【ラジオ エンジニアリング エレクトロン フィジックス (Radio Eng. Electron. Phys.) 第10巻、1280~1296頁、1965年】

この種の電子放出素子としては、前記エリンソン等により開発された $\text{SnO}_2(\text{Sb})$ 薄膜を用いたもの、 Au 薄膜によるもの【ジー・ディトマー“スインソリッド フィルムス” (G. Dittmer: "thin Solid Films"), 9巻、317頁、(1972年)], ITO 薄膜によるもの【エム ハートウェル アンド シー ジー フォンスタッド “アイ イー イー イー トランス” イー ディー コンプ (M. Hartwell and C.G. Fonstad: "IEEE Trans. ED Conf.") 519頁、(1975年)], カーボン薄膜によるもの【荒木久他”真空”, 第26巻、第1号、22頁、(1983年)] などが報告されている。

また、上記以外にも、薄膜熱カソードやMIM型放出素子等の有望な電子放出素子が数多く報告されている。

各電子放出素子の正極と負極の電位を示す図、又(c)は各素子の正負極間に印加される電圧を示す図である。

第9図 (a)は、並列接続された N 個の電子放出素子 $D_1 \sim D_N$ と電源 V_a とを接続した回路を示すもので、電源の正極と素子 D_1 の正極を、また電源の負極と素子 D_N の負極を接続したものである。また、各素子を並列に結ぶ共通配線は、図に示すように隣接する素子間で r の抵抗成分を有するものとする。(画像形成装置では、電子ビームのターゲットとなる画素は、通常、等ピッチで配列されている。従って、電子放出素子も空間的に等間隔をもって配列されており、これらを結ぶ配線は幅や膜厚が製造上ばらつかない限り、素子間で等しい抵抗値を有する。)

また、全ての電子放出素子 $D_1 \sim D_N$ は、ほぼ等しい抵抗値 R_d を各々有するものとする。

前記第9図 (a)の回路図に於て、各素子の正極及び負極の電位を示したのが同図 (b)である。図の横軸は、 $D_1 \sim D_N$ の素子番号を示し、縦軸は電位

これらは、成膜技術やホトリソグラフィ技術の急速な進歩とあいまって、基板上に多数の素子を形成することが可能となりつつあり、マルチ電子ビーム源として、蛍光表示管、平板型CRT、電子ビーム描画装置等の各種画像形成装置への応用が期待されるところである。

【発明が解決しようとする課題】

しかしながら、これらの素子を画像形成装置に適用する場合、一般には、基板上に多数の素子を配列形成し、各素子間を薄膜もしくは厚膜の電極で電気的に配線しマルチ電子ビーム源として用いていたが、配線抵抗で生じる電圧降下の為に、各素子毎に印加される電圧がばらついてしまうという現象が生じる。その結果、各放出素子から放出される電子ビームの電流量にばらつきが生じ、形成される画像形成装置に輝度(濃度)むらが起きるという問題が発生していた。

第9図及び第10図はこの問題をより詳しく説明する為の図で、両図とも (a)は電子放出素子と配線抵抗及び電源を含む等価回路図であり、(b)は

を示す。●印は各素子の正極電位を、○印は負極電位を表わしており、電位分布の傾向を見易くする為、便宜的に●印(○印)を実線で結んでいる。

本図から明らかなように、配線抵抗 r による電圧降下は一様に起こるわけではなく、正極側の場合は素子 D_1 に近い程急峻であり、逆に負極側では素子 D_N に近い程急峻になっている。これは、正極側では、 D_1 に近い程配線抵抗 r を流れる電流が大きく、また、負極側では、逆に D_N に近い程大きな電流が流れる為である。

これから、各素子の正負極間に印加される電圧をプロットしたのが同図 (c)である。図の横軸は $D_1 \sim D_N$ の素子番号を、横軸は印加電圧を各々示し、同図 (b)と同様、傾向を見易くする為に便宜的に○を実線で結んでいる。

本図から明らかなように、同図 (a)のような回路の場合には、両端の素子(D_1 及び D_N)に近い程大きな電圧が印加され、中央部付近の素子では印加電圧が小さくなる。

従って、各電子放出素子から放出される電子ビームは、両端の素子程ビーム電流が大きくなり、画像形成装置に応用した場合極めて不都合であった。(例えば、両端に近い部分の画像は濃度が濃く、中央部付近の濃度は淡くなってしまふ。)

一方、第10図に示すのは、並列接続された素子列の片側(本図では素子D₁側)に、電源の正負極を接続した場合である。この様な回路の場合には、同図(b)に示すように、正極側、負極側ともD₁に近い配線抵抗rによる電圧降下が大きくなる。

従って、各素子に印加される電圧は、同図(c)に示すように、D₁に近い程大きなものとなり、画像形成装置として応用するには極めて不都合であった。

以上、二つの例で示したような素子毎の印加電圧のばらつきの程度は、並列接続される素子の総数N、素子抵抗R_dと配線抵抗rの比(=R_d/r)、あるいは電源の接続位置により異なるが、一般に

は、Nが大きい程R_d/rが小さい程ばらつきは顕著となり、また前記第9図よりも第10図の接続方法のほうが、素子に印加される電圧のばらつきが大きい。

例えば、第9図の接続法で素子抵抗R_d=1kΩ、r=10mΩの場合、N=100であれば、印加電圧の最も大きな素子と最も小さな素子と比較すると、V_{max}:V_{min}=102:100程度であるが、N=1000であれば、V_{max}:V_{min}=472:100と、ばらつきの割合は大きくなる。

また、N=1000、R_d=1kΩ、r=1mΩの場合には、V_{max}:V_{min}=127:100程度であるが、r=10mΩの場合には、V_{max}:V_{min}=472:100程度というようにばらつきの程度は大きくなる。

以上説明したように、特性の等しい電子放出素子を複数個並列に接続した場合には、配線抵抗により生ずる電圧降下の為、各素子に実効的に印加される電圧は素子毎にばらついてしまい、電子ビームの放出量が不均一となり、画像形成装置として応用する場合に不都合であった。

特に、画素数の多い(すなわちNの大きい)大容量表示装置を実現しようとする場合には、上記ばらつきの割合は顕著となり、画像の輝度(濃度)むらが大きな問題となっていた。

【課題を解決するための手段(及び作用)】

本発明によれば、各電子放出素子から放出される電子ビームの通過と遮断を制御するための変調グリッド電極を設け、各変調グリッド電極の開口部(空孔)の面積を変えることにより、どの素子からも等しいビーム電流がターゲットに照射されるようにしたものである。

より詳しくは、電子放出素子が前記第9図のような配線の場合には、両端よりも中央のグリッド電極の開口面積を大きくする。また、前記第10図のような配線の場合には、素子の給電側から近いグリッド電極程開口面積を大きくするものである。

以上の手段により、電圧降下によって生じた電子放出部からの単位面積当たりの電子ビーム放出量の減少を、変調グリッド電極の開口面積を拡大

することにより実効的な電子ビームを増加させ、結果として画像形成面においては均一な画像濃度を生じ得るという作用を成すものである。

【実施例】

以下に、実施例を用いて本発明を具体的に詳述する。

第1図～第7図は、本発明の一実施例である平板型画像形成装置を説明するものである。

第1図は表示パネルの構造を示しており図中、VCはガラス製の真空容器で、その一部であるFPは表示面側のフェースプレートを示している。フェースプレートFPの内面には、例えばITOを材料とする透明電極が形成され、さらにその内側には、赤、緑、青の蛍光体がモザイク状に塗り分けられ、CRTの分野では公知のメタルバック処理が施されている。(透明電極、蛍光体、メタルバックは図示せず。)また、前記透明電極は、加速電圧を印加する為に電子EVを通じて、真空容器外と電気的に接続されている。

また、Sは前記真空容器VCの底面に固定された

ガラス基板で、その上には、従来技術の項で例示した電子放出素子が200個×200列にわたり配列形成されている。該電子放出素子群は、列毎に電気的に並列接続されており、各列の正極側配線（負極側配線）は、端子 D_{p1} ~ D_{p200} （端子 D_{n1} ~ D_{n200} ）によって真空容器外と電気的に接続されている。すなわち、本装置では、前述第8図の給電方法による素子列が200列にわたり基板S上に形成されている。（1列あたりの素子数は200個である。）

また、基板SとフェースプレートFPの間には、ストライプ状のグリッド電極GRが設けられている。グリッド電極GRは、前記素子列と直交して200本設けられており、各電極には、電子ビームを透過する為の空孔GR（開口）が設けられている。空孔Ghは、第1図の例では各電子放出素子に対応して1個ずつ設けられているが、後述する様に、電極により空孔の開口面積を適宜変えてあることが特徴である。

各グリッド電極GRは端子 G_1 ~ G_{200} によって、真

空容器外と電気的に接続されている。

本表示パネルでは、200個の電子放出素子列と、200個のグリッド電極列により、XYマトリクスが構成されている。電子放出列を一つづつ順次駆動（走査）するのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインづつ表示していくものである。

次に第2図に示すのは、前記第1図の表示パネルに用いられるグリッド電極GRの一部を示す平面図で、(a)、(b)、(c)の3種類を示してある。本図から明らかなように、各グリッド電極の空孔Ghは、異なる開口面積をもち、 $G_{ha} < G_{hb} < G_{hc}$ なる大小関係にある。

これらの開口面積の異なるグリッド電極GRは、前記第1図の表示パネルに於て、次の様に用いられている。すなわち、両端のグリッド電極(G_1 及び G_{200})に於ては最も開口の小さな(a)を用い、中央のグリッド電極GR(G_{100})に於ては最も開口

の大きな(c)を用い、両端と中央の間に於ては中間的な開口面積の(b)を用いる。

具体的には、例えば G_1 ~ G_{100} 及び G_{101} ~ G_{200} に(a)を、 G_{101} ~ G_{100} 及び G_{100} ~ G_{101} に(b)を、 G_{100} に(c)を用いて表示パネルを構成することにより、従来問題となっていた画像の輝度（濃度）むらを大幅に低減することが可能となった。

この開口面積の異なるグリッド電極の効果を説明する為に、電子放出素子の出力特性を第3図に、グリッド電極の動作特性を第4図に示す。

第3図に示すのは、本表示パネルに用いた電子放出素子の出力特性の一例である。（電子放出素子には、従来技術の冒頭で例示した冷陰極素子、薄膜熱カソード、MIM型放出素子、あるいはこれらに類似するもの等多数個を配列形成できるものであれば良い。従って、第3図の出力特性は、これらの中のほんの一例にすぎないが、本発明は電子放出素子の特性が異なるものであっても、適宜、グリッド電極の開口面積を調整することにより、同様の効果を発揮するものである。）

本図に於て、横軸は電子放出素子に印加される電圧で、縦軸は電子放出素子から放射される出力ビーム電流である。第9図(c)で説明したように、並列接続した電子放出素子に於ては、印加電圧にばらつきが生じ（便宜上、印加電圧の最大値を V_{max} 、最小値を V_{min} と表わす。）、第3図のグラフから明らかなように、 V_{max} が印加される素子（列の両端、すなわち D_1 と D_{200} ）からは EB_{max} の電子ビームが放射され、また V_{min} が印加される素子（列の中央、すなわち D_{100} ）からは EB_{min} の電子ビームが放射される。

説明を簡単にする為、前記 EB_{max} 及び EB_{min} を出力する素子だけについて述べるが、本発明によれば、 EB_{max} を出力する素子に対しては開口面積の最も小さなグリッド電極を用い、逆に EB_{min} を出力する素子に対しては開口面積が最も大きなグリッド電極を用いている。

従って、第4図に示すように、表示パネルの蛍光面電位（加速電圧）を一定（例えば10KV）にし、同時にグリッド電極の引き出し電圧を一定

(例えば15KV)にした場合は、グリッド電極空孔Ghを通じて蛍光面に到達する電流は、EBmaxの素子もEBminの素子も等しくなる。

以上の説明から明らかなように、グリッド電極の開口面積を電子放出素子の出力ビーム電流にあわせて適宜変えておくことにより、表示パネルの輝度(濃度)むらを大幅に低減することができる。前述したように本実施例では、第2図(a)、(b)、(c)の3種の開口面積のものをを用いたが、より精密に輝度(濃度)むらを低減させる為には、各グリッド電極毎に開口面積を変えてやれば良い。

第5図に、各グリッド電極の開口面積を略図で示すが、各グリッド電極毎に異なる開口を形成することは、ホトリソグラフィ・エッチング技術により容易に可能である。

発明者等は、第5図のようなグリッド電極を用いて、平板形画像形成装置を試作した結果、本発明を適用しない場合(すなわち、全ての素子に対して同一開口面積のグリッド電極を用いた場合)

と比較して、発光の輝度(濃度)むらを1/10以下に低減させることに成功した。

次に、本実施例の表示パネルの駆動方法の概略を説明する。

第8図に示すのは、前記第1図の表示パネルを駆動する為の電気回路をブロック図として示したもので、図中、1は第1図で示した表示パネル、2は素子列駆動回路、3は変調グリッド駆動回路、4は高電圧電源である。表示パネル1の電極端子EVには、高電圧電源4から10KV程度の加速電圧が供給される。また、電子放出素子列の負極側配線端子(Da,-Da,...)は、グランドレベル(0V)に接地され、正極側の配線端子(Dp,-Dp,...)は素子列駆動回路2と接続されている。また、グリッド電極は、端子G,-G,...を通じて変調グリッド駆動回路3と接続されている。

さらに、素子列駆動回路2及び変調グリッド駆動回路3からは、第7図の駆動タイムチャートに示すタイミングで信号電圧が出力される。第7図中(a)-(d)は、素子列駆動回路2から表示パネル

1のDp,-Dp,-Dp,...及びDp,...端子に印加される信号を示すが、図から分かる通り、Dp,-Dp,-Dp,...(Dp,-Dp,...は図中略)、Dp,...の順に、順次、振幅V₀[V]の駆動パルスが印加される。これと同期して変調グリッド駆動回路3からは、端子G,-G,...に対し、第3図(e)に示すタイミングで変調信号(V₀(ON)またはV₀(OFF))が印加される。各端子に対してV₀(ON)レベル、V₀(OFF)レベルのどちらが印加されるかは、表示画像のパターンにより決まるものである。

以上、本発明の一実施例について説明したが、本発明の実施形態はこれに限るものではなく、例えば、電子放出素子が前記第10図の給電方法で配線されている場合には、給電側に近い素子に対するグリッド電極(即ちG₁側)よりも、給電側から遠い素子に対するグリッド電極(即ちG₂側)程空孔の開口面積を大きくすることが輝度(濃度)むらを低減するのに有効である。

また、グリッド電極に設ける空孔は、各電子放出素子に対して、必ずしも1個である必要はな

く、例えば、第8図に示すように多数の孔からなるメッシュ状のものでもよい。その場合には、図(a)、(b)、(c)に示すように、形成する孔の個数を変えることにより、開口面積を変化させることが可能である。

【発明の効果】

以上説明したように、本発明では、グリッド電極に設けた空孔の開口面積を、電子放出素子から放出される電子ビーム電流のばらつきに応じて、異なった大きさとすることにより、蛍光面に到達するビーム電流を素子によらず均一にすることが可能である。これにより、従来問題となっていた画像の輝度(濃度)むらを解消でき円形で大面積の大容量画像形成装置の実用性能を大幅に向上することができた。

本発明の適用は、実施例で示したような平板形画像形成装置以外に、電子放出素子を多数個並列接続した電子顕微鏡を有する画像形成装置の殆どに適用が可能で、例えば電子ビーム描画装置や画像記憶装置の分野にも極めて有効なものである。

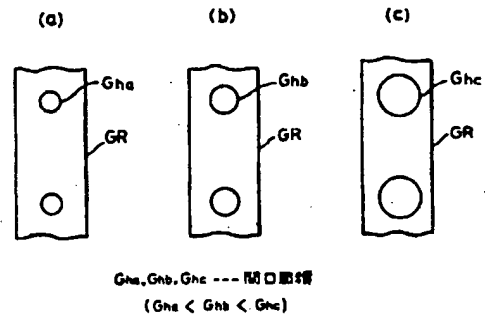
4. 図面の簡単な説明

第1図は、表示パネルの一部を示す斜視図。
 第2図は、表示パネルに用いられる変調グリッド電極の一部平面図。
 第3図は、本画像形成装置に用いられる電子放出素子の出力特性を示す図。
 第4図は、変調グリッド電極の動作特性を示す図。
 第5図は、各変調グリッド電極に形成された開口部の面積を簡略に示すためのグラフ。
 第6図は、表示パネルを駆動するブロック回路を示す図。
 第7図は、表示パネルの駆動タイミングを示すタイムチャート。
 第8図は、他の実施態様を示すグリッド電極の一部平面図。
 第9図、第10図は、従来問題を説明する為の図である。

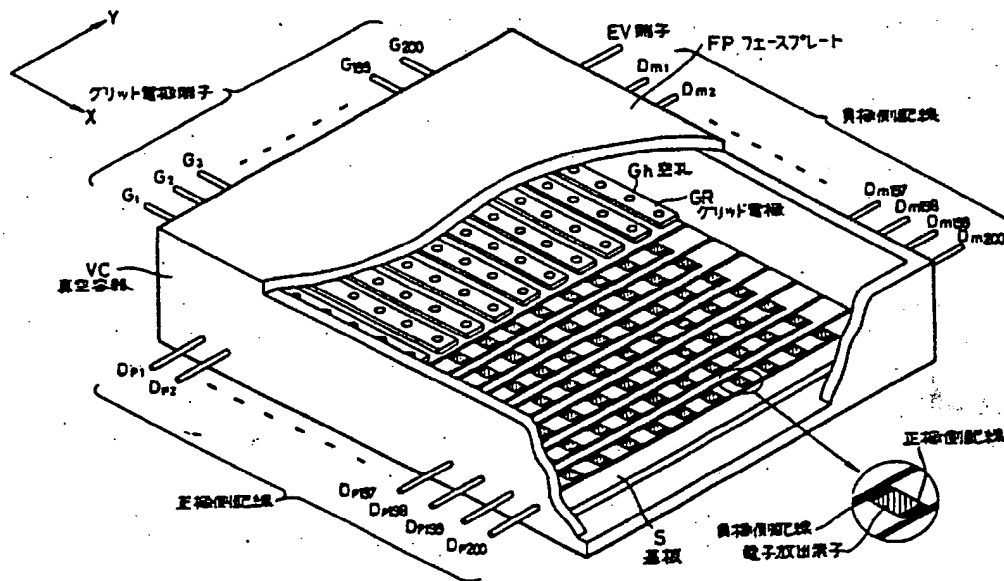
- 1 - 表示パネル GR - グリッド電極
 2 - 素子列駆動回路 Gh - 空孔
 3 - 変調グリッド駆動回路
 4 - 高圧電源

出願人 キヤノン株式会社
 代理人 豊田 善雄

第2図

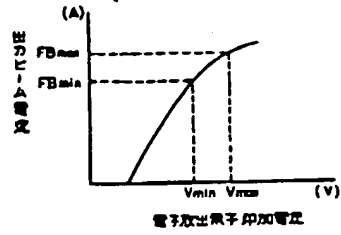


第1図



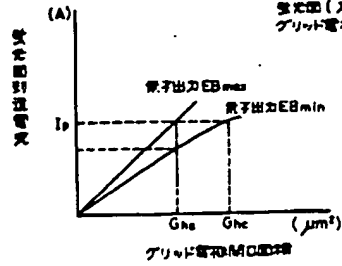
第3図

(電子放出電子出力特性)

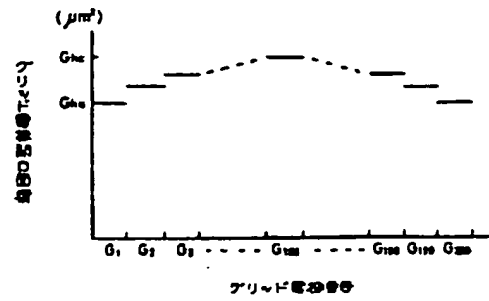


第4図

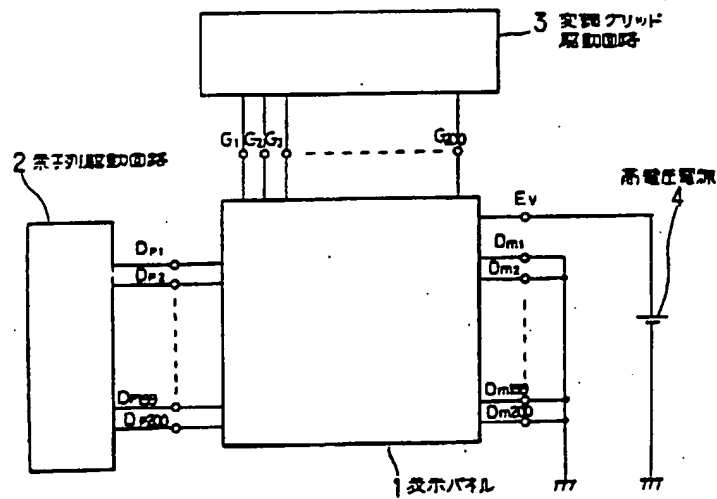
特性図 (加速電圧一定)
グリッド電極 (引出電圧一定)



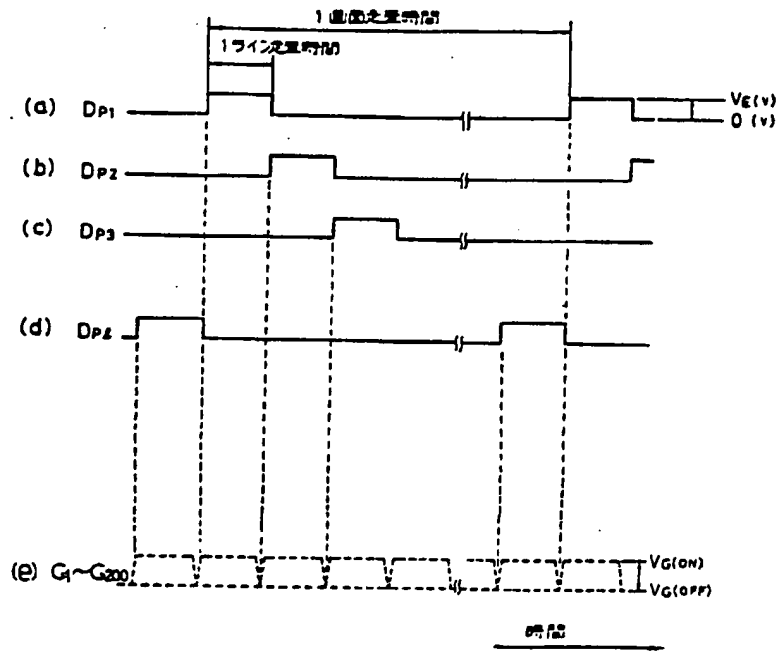
第5図



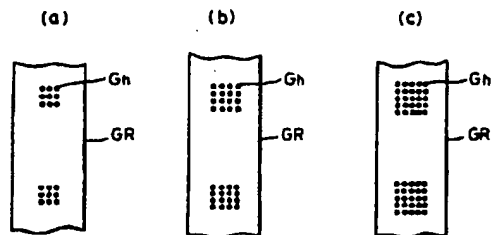
第6図



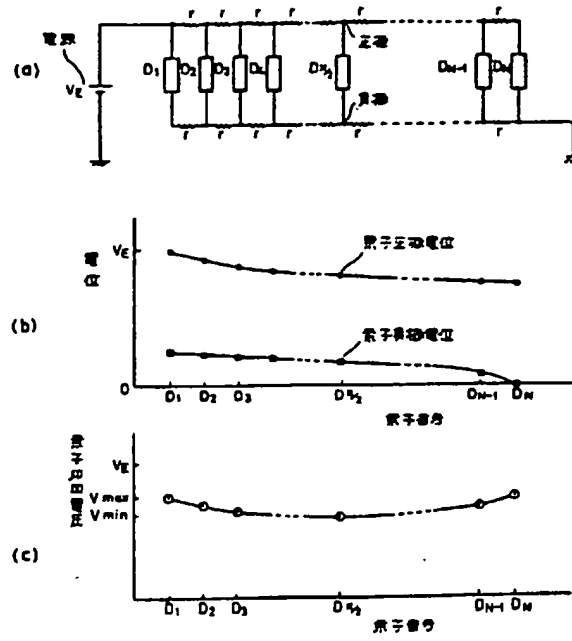
第 7 図
駆動タイムチャート



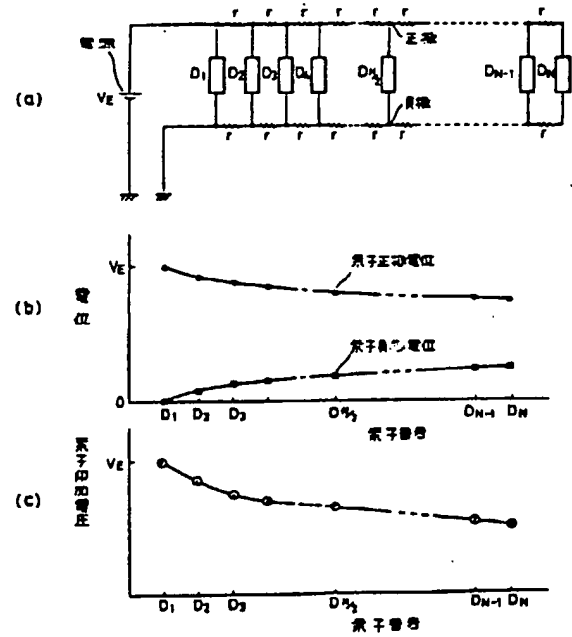
第 8 図



第9图



第10图



THIS PAGE BLANK (USPTO)